

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **05-143070**

(43)Date of publication of application : **11.06.1993**

(51)Int.Cl. G10H 1/00

(21)Application number : **03-306228** (71)Applicant : **CASIO COMPUT CO LTD**

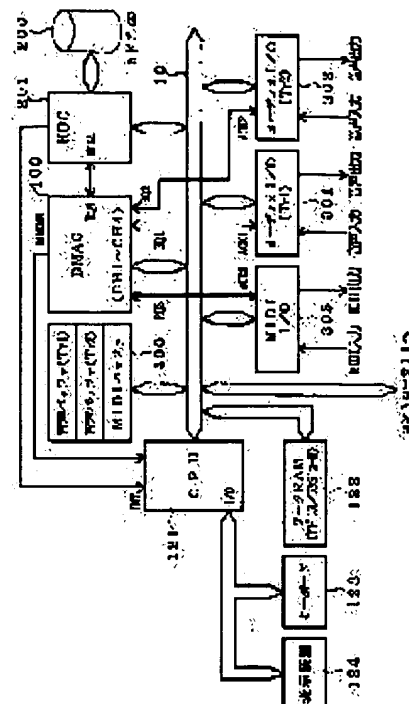
(22)Date of filing : **21.11.1991** (72)Inventor : **MANABE HIROSHI**

**(54) AUTOMATIC PERFORMANCE DEVICE**

(57)Abstract:

**PURPOSE:** To provide the automatic performance device which provides automatic performance by complicatedly combining respective data of audio equipment and a sequencer.

**CONSTITUTION:** For a hard disk 200, a buffer 400 is put in intermediate charge of the recording and reproduction of data and event data on the hard disk 200 which are read out to the buffer 400 under the control of a CPU 121 are selected and controlled; and the data are further transferred from the buffer 400 to audio I/Os 301 and 302 and a MIDI I/O 303 and the automatic performance is performed by the audio equipment and MIDI equipment.



## LEGAL STATUS

[Date of request for examination] 09.11.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3149093

[Date of registration] 19.01.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



## 【特許請求の範囲】

【請求項1】 オーディオデータを記憶するオーディオデータ記憶手段と、  
シーケンサデータを記憶するシーケンサデータ記憶手段と、  
上記オーディオデータ記憶手段に記憶された上記オーディオデータと、上記シーケンサデータ記憶手段に記憶された上記シーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルを記憶するスケジュールテーブル記憶手段と、  
このスケジュールテーブル記憶手段に記憶された上記スケジュールテーブルに従って、上記オーディオデータ記憶手段から上記オーディオデータを読み出すとともに、上記シーケンサデータ記憶手段から上記シーケンサデータを読み出す読み出し手段と、  
この読み出し手段により読み出された上記オーディオデータをオーディオ信号に変換する変換手段と、  
上記読み出し手段により読み出された上記シーケンサデータに従って、対応する楽音を発生する楽音発生手段と、  
を具備したことを特徴とする自動演奏装置。

【請求項2】 上記オーディオデータ記憶手段に記憶される上記オーディオデータは、複数のイベントに分割されていて、上記スケジュールテーブルは、この複数のイベントを再生する際の再生順序を規定することを特徴とする請求項1記載の自動演奏装置。

【請求項3】 上記シーケンサデータ記憶手段に記憶される上記シーケンサデータは、複数のイベントに分割されていて、上記スケジュールテーブルは、この複数のイベントを再生する際の再生順序を規定することを特徴とする請求項1記載の自動演奏装置。

【請求項4】 転送されてくる楽曲に関連するオーディオデータと、シーケンサデータと、これらのオーディオデータとシーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルとを受信する受信手段と、  
この受信手段にて受信した上記オーディオデータを記憶するオーディオデータ記憶手段と、  
上記受信手段にて受信した上記シーケンサデータを記憶するシーケンサデータ記憶手段と、  
上記受信手段にて受信した上記スケジュールテーブルを記憶するスケジュールテーブル記憶手段と、  
このスケジュールテーブル記憶手段に記憶された上記スケジュールテーブルに従って、上記オーディオデータ記憶手段から上記オーディオデータを読み出すとともに、上記シーケンサデータ記憶手段から上記シーケンサデータを読み出す読み出し手段と、  
この読み出し手段により読み出された上記オーディオデータをオーディオ信号に変換する変換手段と、  
上記読み出し手段により読み出された上記シーケンサデ

ータに従って、対応する楽音を発生する楽音発生手段と、  
を具備したことを特徴とする自動演奏装置。

【請求項5】 オーディオデータとシーケンサデータとが記憶されるランダムアクセス型の外部記憶手段と、  
上記外部記憶手段に記憶された上記オーディオデータと上記シーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルを記憶するスケジュールテーブル記憶手段と、

- 10 上記外部記憶手段から上記オーディオデータを受け取り、一時記憶する第1のバッファ手段と、  
この第1のバッファ手段に記憶される上記オーディオデータが与えられて、オーディオ信号を再生出力するオーディオ出力手段と、  
上記外部記憶手段から上記シーケンサデータを受け取り、一時記憶する第2のバッファ手段と、  
この第2のバッファ手段に記憶される上記シーケンサデータが与えられて、対応する楽音を発生する楽音発生手段と、
- 20 上記オーディオ出力手段と上記第1のバッファ手段との間のデータ転送、上記楽音発生手段と上記第2のバッファ手段との間のデータ転送、及び上記外部記憶手段と上記第1、第2のバッファ手段との間のデータ転送を所定の優先順位に従って、選択的に実行するデータ転送手段と、  
このデータ転送手段にて上記外部記憶手段から上記第1、第2バッファ手段に転送するオーディオデータ、シーケンサデータを上記スケジュールテーブル記憶手段に記憶された上記スケジュールテーブルに従って転送するよう制御する制御手段と、  
を具備したことを特徴とする自動演奏装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、オーディオデータやシーケンサデータに従って、楽曲の自動演奏を行う自動演奏装置に関する。

## 【0002】

- 【従来の技術】従来より、楽曲を自動演奏する機能をもった電子楽器や、パーソナルコンピュータが開発されている。これらの自動演奏装置においては、曲を表現するシーケンサデータ（各音符の音高や音長等を示すデータ列）を記憶しておき、それを読み出して、音源回路を駆動することで演奏を行っている。また、最近では、このような楽曲の演奏にあわせて、CD（コンパクトディスク）等を同期演奏することも可能となっている。

## 【0003】

- 【発明が解決しようとする課題】しかしながら、これまで提案された自動演奏装置では、オーディオの再生と、シーケンサによる演奏とを同期してスタートすることしか行われておらず、両者を曲演奏途中で複雑に組合わせ

て、一つの曲を演奏することはできないのが実情であった。

【0004】本発明は、このような実情に鑑みてなされたものであり、オーディオの再生と、シーケンサデータによる演奏とを、曲中で複雑に組合わせて出来るようにした自動演奏装置を提供することを目的とする。

【0005】また、本発明は、外部から転送されてくる上述のような演奏が出来るようになっている曲データを受信して、演奏を行なうようにした自動演奏装置を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明の一構成例によれば、オーディオデータを記憶するオーディオデータ記憶手段と、シーケンサデータを記憶するシーケンサデータ記憶手段と、上記オーディオデータ記憶手段に記憶された上記オーディオデータと、上記シーケンサデータ記憶手段に記憶された上記シーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルを記憶するスケジュールテーブル記憶手段と、このスケジュールテーブル記憶手段に記憶された上記スケジュールテーブルに従って、上記オーディオデータ記憶手段から上記オーディオデータを読み出すとともに、上記シーケンサデータ記憶手段から上記シーケンサデータを読み出す読み出し手段と、この読み出し手段により読み出された上記オーディオデータをオーディオ信号に変換する変換手段と、上記読み出し手段により読み出された上記シーケンサデータに従って、対応する楽音を発生する楽音発生手段と、を具備したことを特徴とする自動演奏装置が提供される。

【0007】上記オーディオ記憶手段や、シーケンサデータ記憶手段は、各種記憶媒体が採用できるが、最適な例は、ハードディスク、光磁気ディスク等のランダムアクセス型の記憶媒体である。

【0008】またシーケンサデータとしては、一例としてMIDI (Musical Instrument Digital Interface) フォーマットによる。

【0009】上記スケジュールテーブルは、オーディオデータ、シーケンサデータの再生スケジュールを規定するので、両者が複雑に組合わされて再生演奏ができる。望ましくは、このオーディオデータ、シーケンサデータは、それぞれイベントという時間区切りがなされていて、このイベント単位で、再生スケジュールがプログラムされる。

【0010】また、この発明は、更に受信手段を備えていて、転送されてくる楽曲に関連するオーディオデータと、シーケンサデータと、これらのオーディオデータとシーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルとを受信するようにできる。このような構成をとるとき、上記オーディオデータ記憶手段と、上記シーケンサデータ記憶手段と、上記スケジ

ュールテーブル記憶手段とは、上記受信手段からの各データを記憶するようになる。

【0011】この受信手段は、電話回線などを經由して曲のデータを供給するデータベースセンタからのデータを受信することが出来る。あるいは、衛星放送や無線によって、これらのデータを受信することも出来る。

【0012】また、この発明の他の一構成例によれば、オーディオデータとシーケンサデータとが記憶されるランダムアクセス型の外部記憶手段と、上記外部記憶手段に記憶された上記オーディオデータと上記シーケンサデータとを再生する際のスケジュールを規定するスケジュールテーブルを記憶するスケジュールテーブル記憶手段と、上記外部記憶手段から上記オーディオデータを受け取り、一時記憶する第1のバッファ手段と、この第1のバッファ手段に記憶される上記オーディオデータが与えられて、オーディオ信号を再生出力するオーディオ出力手段と、上記外部記憶手段から上記シーケンサデータを受け取り、一時記憶する第2のバッファ手段と、この第2のバッファ手段に記憶される上記シーケンサデータが与えられて、対応する楽音を発生する楽音発生手段と、上記オーディオ出力手段と上記第1のバッファ手段との間のデータ転送、上記楽音発生手段と上記第2のバッファ手段との間のデータ転送、及び上記外部記憶手段と上記第1、第2のバッファ手段との間のデータ転送を所定の優先順位に従って、選択的に実行するデータ転送手段と、このデータ転送手段にて上記外部記憶手段から上記第1、第2バッファ手段に転送するオーディオデータ、シーケンサデータを上記スケジュールテーブル記憶手段に記憶された上記スケジュールテーブルに従って転送するよう制御する制御手段と、を具備したことを特徴とする自動演奏装置が提供される。

【0013】

【作用】上記構成の自動演奏装置によれば、オーディオデータとシーケンサデータとによる演奏をスケジュールテーブルに従って実行することが可能になる。従って、一つの曲の中で、オーディオの再生とシーケンサデータによる演奏とを複雑に組合わせることが可能となり、複雑で変化に富んだ演奏が実現できる。

【0014】

【実施例】

<システム構成>図1は、本発明の自動演奏装置が適用されるシステムの全体構成を示すシステム構成図である。図1において、1はミュージックデータレシーバであり、ミュージックデータサプライヤ（データベースセンタ）2のデータベース22のなかに蓄積された多数の曲のデータがコントローラ22の制御にしたがって、読み出され電話網もしくはISDN (Integrated Services Digital Network) 網3を介して与えられる。即ち、ミュージックデータレシーバ1から要求した曲についてのデータ（後述するオーディオデータ、シーケンサデー

タとこれらのオーディオデータとシーケンサデータとを組合わせて使用する際のスケジュールを規定する曲スケジュールテーブルとである。)が、ミュージックデータサブライヤ2からミュージックデータレシーバ1に転送される。

【0015】そして、ミュージックデータレシーバ1内のコントローラ11にてこのデータは制御されて自動演奏装置12に与えられる。この自動演奏装置12には、この他、外部からオーディオ入力やMIDI入力があり、それをレコーディングする機能を有する。そして、自動演奏装置12は、このレコーディングされたオーディオデータを再生してオーディオ機器13に与えるほか、レコーディングされて、シーケンサデータとなっているMIDI信号を再生してMIDI出力をMIDI音源14に送る。MIDI音源14では、対応する音階の楽音を生成したのち上記オーディオ機器13に出力する。

【0016】従って、スピーカ14R、14Lからは、オーディオ信号と、MIDI音源14から出力される楽音信号とをステレオ状態で、音響出力することになる。

【0017】<自動演奏装置12の構成>図2は、図1の自動演奏装置12の詳細構成を示しており、本発明の要部である。上記コントローラ11からのデータは、内部のバス(データバス/アドレスバス)10に供給され、後述するようにハードディスク200へ蓄積される。そして、この自動演奏装置12の全体制御は、CPU121によりなされる。CPU121は、ワークRAM122の所定エリアを使用してハードディスク200のリードライトエリアを指定したり編集したりする。その為、ワークRAM122は、ハードディスク200のリードライトアドレスや、データの読み出し順序などのスケジュールを規定する曲スケジュールテーブルを記憶する。

【0018】CPU121のI/O入力端には、キーボード123、表示装置124が接続され、これらの装置を用いて、ユーザから各種指示入力となされる。具体的には、図1に示したミュージックデータサブライヤ2に対する楽曲の転送指示、図2の各トラック(オーディオトラック、シーケンサトラック)の各動作を指定したり、各種編集状態を指定したりする。

【0019】CPU121は、リアルタイム動作時(データの記録再生時)においては、バス10の空き時間に限り図2の各構成要素の制御を行う。そして、このようなリアルタイム動作時においては、DMAC(DMA: DirectMemory Access コントローラ)100が、バス10を専有する。即ち、DMAC100がバス10を専有するときCPU121はDMA可能信号DMAENBが与えられ、CPU121のバス10を使用したアクセスを禁止している。

【0020】バス10には、上述したCPU121、ワ

ークRAM122、DMAC100のほか、2トラック(Tr1、Tr2)のオーディオI/O(入出力コントローラ)301、302、MIDI I/O(入出力コントローラ)303、バッファ400、HDC(ハードディスクコントローラ)201が接続される。

【0021】DMAC100は、CH1~CH4の4チャンネル構成であって、CH1が、バッファ400内の音声バッファ(Tr1)とオーディオI/O301とのDMA転送(シングル転送)を実行する。CH2は、バッファ400内の音声バッファ(Tr2)とオーディオI/O302とのDMA転送(シングル転送)を実行する。これらの音声バッファは、複数サンプリング分の音声情報が一時記録できリングバッファ形式となっている。また、CH3は、バッファ400内のMIDIバッファとMIDI I/O303との間のDMA転送(パケット転送)を実行する。このMIDIバッファは、MIDIデータを複数個分一時記録するようになっていて、リングバッファ形式となっている。

【0022】そして、CH4が、バッファ400内の各エリアとハードディスク200の対応するエリアとのデータ転送(DMA転送、ブロック転送)を担当する。ハードディスク200とバッファ400の転送は、データの再生時には、バッファ400の指定されるエリアに適切な空きが在るか否かを判断してなされ、記録時には、ハードディスク200に転送する適切なブロックがバッファ400内の指定されるエリアに在るか否かを判断してなされる。

【0023】ハードディスク200は、HDC201に接続され、このHDC201の制御にしたがってデータのリードライト制御がなされる。このハードディスク200は、上述したように外部から転送されてきた曲についてのデータや、ユーザが入力操作して得た曲のデータを記憶する。そして、上記HDC201は、1回(1ブロック)のデータ転送がなされる都度CPU121によって次のデータ転送について、プログラミング制御される。

【0024】上述のオーディオI/O301、302は、外部とオーディオ(音声)信号をやり取りできるようになっていて、内部にD/A変換器、A/D変換器を含んでなり、外部からのアナログ信号をデジタル信号(例えば、PCM形式)に直して取り込んだり、逆にデジタル表現のオーディオ信号をアナログ信号に直して外部出力することになる。そして、このオーディオI/O301、302は、夫々サンプリングクロックの発生(内部に含まれているクロックジェネレータの出力によってもよく、別の外部からのサンプリングクロックに同期して動作してもよい)にあわせて、DMAC100に対して、DMA転送要求信号RQ1、2を発生する。

【0025】DMAC100のCH1、2は、この到来する要求信号RQ1、2に対応するDMA転送を行うた

めアクノーレッジ (回答信号) ACK 1、2 をオーディオ I/O 301、302 に送り、バス 10 を専有して DMA 転送を実行する。このとき、所定のリード/ライト信号 (図 2 では特に図示せず) を DMAC 100 は発生し、オーディオ I/O 301、302 に送出する。また、CPU 121 に対して DMA 転送実行中であることを示す DMA 可能信号 DMAENB を与える。

【0026】MIDI I/O 303 は、外部と MIDI 信号 (MIDI メッセージ) をやり取り出来るようになっていて、その内部には、MIDI 出力への MIDI メッセージの平行/シリアル変換や、MIDI 入力のシリアル/平行変換を行う変換器を含むほか、MIDI メッセージの入出力タイミングを制御するタイマを含む。

【0027】このタイマによって、後述するように、再生時には、1つのパケットのインターバル (タイム) データにしたがって、前の MIDI 出力からのタイミングをはかって、パケットの MIDI データ部分を出力し、記録時には、MIDI 入力に対して、前の MIDI データの入力された時点からの間隔を表すインターバル (タイム) データを付けて入力データをパケット化する。

【0028】そして、この MIDI I/O 303 は、上記タイマの機能によって、タイミングを取りながら、DMAC 100 に対し、DMA 転送要求 RQ3 を発生する。

【0029】DMAC 100 の CH3 は、この到来する要求信号 RQ3 についての DMA 転送を実行すべくアクノーレッジ (回答信号) ACK3 を MIDI I/O 303 に対し送り、バス 10 を専有する。また、所定のリード/ライト制御信号 (図 2 では特に図示せず) も DMAC 100 は MIDI I/O 303 に対して送出する。同時に、上記 DMA 可能信号 DMAENB を CPU 121 に与える。

【0030】HDC 201 は、CPU 121 のプログラミングに従って、ハードディスク 200 とバッファ 400 の所望のエリアとの間のデータ転送を DMAC 100 に要求する。その要求信号 RQ4 に応答して、DMAC 100 の CH4 は、上記同様に、バス 10 を占有して DMA 転送を行なう。つまり、DMAC 100 は、ハードディスク 200 とバッファ 400 内の指定されるバッファとの間で転送するようアクノーレッジ ACK4 を HDC 201 に対し送る。また、所定のリード/ライト制御信号 R/W も HDC 201 に対して DMAC 100 は送出する。

【0031】ところで、DMAC 100 に対し、複数の要求信号 RQ が同時に到来することが有りうる。この場合、DMAC 100 は、RQ1 > RQ2 > RQ3 > RQ4 の優先順位に従って DMA 転送制御を実行する。この優先順位は、DMA 転送の実行の緊急性に基づいている。

【0032】つまり、オーディオ信号のデータ転送は、各サンプリング時に正しく行わないと再生音声は極めて不自然になる。これに対し、MIDI 信号のデータ転送は、音声信号ほどデータ転送のタイミングは、シビアでなく優先順位は下になっている。そして、CH4 については、ハードディスク 200 とバッファ 400 との間のデータ転送を行なうものであり、バッファ 400 には、時間的余裕を見込んであるので、ハードディスク 200 とバッファ 400 との間のデータ転送中に他の DMA 転送が要求されて、それを先に割り込みして実行したとしても特段問題は生じない。

【0033】<DMAC 100 の構成>次に、DMAC 100 の一構成例について説明する。DMAC 100 は、図 3 に示すように、4 チャンネル構成であって、上述したとおり、チャンネル CH1、CH2 が、オーディオトラック Tr 1、2 に対応し、オーディオ I/O 301、302 とバッファ 400 の音声バッファ (Tr 1、2) との間の音声 (オーディオ) データの 1 サンプル毎のデータ転送 (シングル転送) を行い、チャンネル CH3 が MIDI トラックに対応し、MIDI I/O 303 とバッファ 400 の MIDI バッファとの間の MIDI データの 1 パケット毎のデータ転送を行う。更に、チャンネル CH4 は、バッファ 400 のうちの指定されたバッファと、ハードディスク 200 との間のデータ転送 (ブロック転送) を行う。

【0034】この DMAC 100 は、アドレスバスと接続される入力側 (IN) のアドレスバッファ 101 と出力側 (OUT) のアドレスバッファ 102 を有する。入力側のアドレスバッファ 101 に与えられるアドレス信号によって、レジスタセクタ 103 の指定内容が変化し、アドレスレジスタ 104 とコントロールレジスタ 105 とに存在する所望のレジスタが指定されることになる。

【0035】上述したように、アドレスレジスタ 104、コントロールレジスタ 105 には、4 つのチャンネル CH1 ~ 4 に対応するレジスタがあり、アドレスレジスタ 104 には、バッファ 400 の対応するエリアのカレントアドレスとスタートアドレスとを少なくとも記憶するエリアを有し、コントロールレジスタ 105 には、例えば、DMA 転送の方向を決めるコントロールデータが記憶される。

【0036】このアドレスレジスタ 104、コントロールレジスタ 105 の内容は、データバッファ 106 を介してバス 10 に対して入出力可能となっている。そして、これらの各構成要素を制御しているのが、タイミングコントロールロジック 107、サービスコントローラ 108、チャンネルセクタ 109 である。

【0037】サービスコントローラ 108 は、ハードロジックもしくはマイクロプログラム制御構成となっていて、タイミングコントロールロジック 107 からの信

号、オーディオI/O301、302、MIDI I/O303、HDC201からのDMA転送要求信号RQ1~4やCPU121からの各種制御信号を受け取り、上記各構成要素に対しての回答としてアクノレッジ信号ACK1~4を出力するほか、タイミングコントローラ107に対し、各種制御指令を出したりする。

【0038】チャンネルセクタ109は、アドレスレジスタ104、コントロールレジスタ105のなかの各チャンネルCH1~4に対するレジスタを選択的に指定する。

【0039】タイミングコントロールロジック107は、サービスコントローラ108からの制御信号を受けて、アドレスバッファ102、データバッファ106の入出力制御をするほか、アドレスインクリメント110を動作させて、アドレスレジスタ104の中の指定されたチャンネルのカレントアドレスをインクリメントする。尚、各チャンネルのカレントアドレスが最終アドレスまで到達したときは、アドレスインクリメント110はそのチャンネルの最初のアドレスをカレントアドレスとして設定する。このようにしてバッファ400の各エリアをリングバッファ構成とする。

【0040】＜ハードディスク200の記憶内容＞図4に、ハードディスク200の1曲分のデータフォーマットの一例が示しており、ミュージックデータサブライヤ2からデータ転送されている場合もこのフォーマットに従っていて、この例によると1曲のデータが大きく分けて4つのエリアに分割されている。尚、ハードディスク200には複数の曲のデータが同様に記録される。スタートコードに続くエリアには、当該曲の演奏スケジュールを決める曲スケジュールテーブルのエリアと、バッファ400内のMIDIバッファとデータのやり取りを行うシーケンサ(MIDI)データのエリアと、バッファ400の音声バッファとデータのやり取りを行なう2つの音声トラック(音声Tr1、Tr2)のデータのエリアとである。そして最後に、エンドコードが記憶されるエリアがある。

【0041】このうち、曲スケジュールテーブルは、イベントアドレステーブルとイベントシーケンススケジュールとを含む。

【0042】具体的には、イベントアドレステーブルは、図5のようになっている。まず、MIDIデータについては、複数のMIDIデータが一つのイベントとして登録され、イベント毎の相対的なアドレス情報がテーブルとして記憶される。つまり、ミュージックデータサブライヤ2から供給されるデータは、以下に説明するとおり、予めイベント化されており、このイベント毎のデータの相対的アドレスが指定されると、ハードディスク200の特定の基準アドレスとの演算で絶対アドレスが決定できる。例えば、イベント4については、スタートアドレスはAd007であり、エンドアドレスはAd0

08である。この相対アドレスと上記基準アドレスとの演算で、各イベントのハードディスク200上の実際のアドレスが指定できるようになっている。このようにして、イベント毎のアドレスが決められるため、実際のデータの書き換えを行わずともイベント単位の編集が出来ることになり、また曲の繰り返し部分は一つのイベントとしてデータの登録がなされておればそれを繰り返してアドレス指定すればよいこととなる。音声データに関しても同じであって、音声データについても図5に表されているとおり、複数のイベントに分割されていて、そのスタート/エンドアドレス(相対アドレス)をこのイベントアドレステーブルは、記録している。

【0043】そして、このようなイベントをどのような順番で使用するかを規定するのがイベントシーケンススケジュールであり、図6は、それを時間軸に即して配列して示したもので、図7において、具体的な内容が示してある。具体的には、MIDIトラックについては、イベント1、2、1、...の順、音声Tr1については、イベント10、12、20...の順、音声Tr2についてはイベント11、13、21...の順に再生すべきことが予めプログラムされている。

【0044】この図6、7から理解されたとおり、3つのトラック(1トラックのMIDI、2トラックの音声)について、時(H)、分(M)、秒(S)、サンプル(Sample: 音声データについては、1秒間に幾つもの音声サンプルを読み出すことになるのでそのサンプル番号を指定する秒以下の時間データ)の変化に対応してハードディスク200から読み出し再生するイベントの順番がイベントシーケンススケジュールにおいて、規定される。

【0045】尚、図6において、ブランクと記してあるのは、その間は、楽音の発生(MIDIトラックの場合)や音声の再生(音声/オーディオトラックの場合)を停止する指示を意味する。

【0046】このように、曲に応じて、イベント単位のMIDIデータと、音声データとが、適宜組合わせた形で再生できるように予めハードディスク200に記憶されることとなる。

【0047】ハードディスク200のシーケンサデータを記憶するエリアには、図4に示すとおり、MIDIデータとして、タイミング制御の為のタイムデータと0バイト以上のMIDIデータ(MIDIメッセージ)からなる。このバイト長は、任意であり、その時々MIDIデータの構成により変化する。なおMIDIデータが0バイトであるときは、単に時間間隔があくことを意味する。この可変長のデータがDMA転送の基本単位となる。

【0048】そして、音声データは、2つのトラックに、例えば16ビットで1サンプル表現となって記憶されている。この音声データのサンプリング周波数は、た



例えば48KHzとする。この2つのトラックにはステレオ再生の為に、右、左の音声データを記憶するようにしてもよく、別々の音声パート（例えば、楽器音とボーカルとのように分ける。）を受け持つようにして、選択的に再生を行えるようにしてもよい。更にトラックの数を増してマルチトラックの演奏が行えるようにすることも出来る。

【0049】なお、ハードディスク200とバッファ400とのデータ転送は、必ずしも上述した単位でなくてよく、要は、ハードディスク200のデータ記憶再生順序と、バッファ400の記憶再生順序とが対応しておればよい。問題は、バッファ400と各I/O301~302とのデータ転送の単位が上述したように制御されることである。

【0050】<CPU121の動作フロー>次に、本実施例の動作について説明する。図8は、CPU121の動作を示すメインフローであり、図9は、CPU121のインタラプトルーチンを示すフローである。

【0051】まず、8-1で、キーボード123等によってユーザが指定した命令を判断する。ミュージックデータサブライヤ2に対し、特定の曲のデータを転送することを指示するときは、8-2に進み、自動演奏装置12内部の動作設定を行った後、8-3において曲のデータの転送を受け付けるようにする。このとき、自動演奏装置12では、コントローラ11を経由して供給される曲のデータをバス10を介してバッファ400を使用して順次取込み、それを、ハードディスク200に記憶する。このときの書込み動作は、DMAC100の特定チャンネルを使用してなされる。そして、この書込み動作は、8-4において、終了が検出されるまで続けられる。

【0052】このデータ転送動作が終了すると、8-1にもどり、次のユーザからの指定を待つ。従って、ユーザの指定により、ミュージックデータサブライヤ2から1ないし複数の曲のデータがハードディスク200に転送記録される。

【0053】8-1において、曲再生モードに入ることが指定されたとき、8-5に進み、演奏すべき曲の指定を受け付け、8-6において、ハードディスク200からワークRAM122に対し、曲スケジュールテーブルつまりイベントアドレステーブルと、イベントシーケンススケジュールとを転送記録する。このとき、ハードディスク200からのデータの読み出し、RAM122へのデータ転送記録は、DMAC100の特定のチャンネルを用いて行う。

【0054】8-7においては、実際の演奏動作に入るため、DMAC100の各チャンネルの初期設定をする。即ちバッファ400を介してのデータ転送動作が行えるように設定する。このときあわせて、必要ならば、MIDI I/O、オーディオI/O301、302の初

期設定を行う。

【0055】続いて、8-8において、動作スタートの為に、図9に示されるインタラプトルーチンをソフト的な割り込みにより実行する。このときハードディスク200のいずれのエリアからデータを読み出すかはRAM122の曲スケジュールテーブルに従う。

【0056】図9の9-1にあっては、次に転送すべきトラックを決定する。いま全てのトラックが動作中であると、優先順位がCH1、CH2、CH3、CH4の順となるので、最初に音声トラックTr1に対応するDMAチャンネルCH1をデータ転送のトラックとして9-1では決定する。このときTr1が再生動作をするのであれば、ハードディスク200からデジタル音声データをバッファ400の音声バッファ（Tr1）にブロック転送するようになり、Tr1が記録動作をするのであれば、バッファ400の音声バッファ（Tr1）からハードディスク200の対応するエリアのブロック転送するようになる。

【0057】つまり、9-2において、DMAC100のDMAC100のCH1のスタートアドレスをCH4のスタートアドレスとしてコピーする。続いて、今の場合CH1のスタートアドレスとカレントアドレスとから今回のブロック転送するデータ転送数を算出する（9-3）。そして、9-4において、当該チャンネル（いまCH1）のスタートアドレスとしてブロック転送の終了によって結果的にとる現時点のカレントアドレスを設定する。

【0058】このようにして、CPU121は、9-1から9-4において、DMAC100に対して、各設定制御をしたのち、9-5に進みワークRAM122に記憶されているハードディスク200の当該トラックのディスクアクセスポインタを取り出し、更に9-6において、DMAC201のコントロールレジスタ105のCH1のエリアの内容によって得られるTr1の動作モードと、このTr1のディスクアクセスポインタと、9-3で決定したデータ転送数とによって、HDC201をプログラミングする。さらには、イベントの変更時には、曲スケジュールテーブルの内容によって、転送するイベントの切り換えを行う。つまり、再生スタートからの経過時間、イベント毎のデータの転送状態にしたがってCPU121が、HDC201に対して転送内容を適宜プログラムすることで上記切り換えを実現する。

【0059】その結果、HDC201は、Tr1についての指定された方向のDMA転送をDMAC100に要求する。DMAC100は指定されたDMA転送を実行することになる。

【0060】続いて、9-7において、CPU121は、ワークRAM122内のTr1のディスクアクセスポインタを上述した転送処理した結果取るであろう値まで更新する。

【0061】このように、ハードディスク200とバッファ400との間のデータ転送は、この後DMAC100が全て実行することになり、CPU121は、このDMA転送が完了したときにハードディスク200のアクセスポイントが取る値を9-7でセットするのである。そして、メインルーチン(図8)にリターンする。

【0062】後の説明でもわかるとおり、最初の割込みルーチン(図9)が起動されて、HDC201が一度動かされると、後は、CPU121が指定したデータブロックの転送が終了する度に、HDC201が割り込みをかけるので、CPU121が行うのは、キー入力があるかどうか等によってなされたかどうか等についての判断及びそれに対する処理(8-9)である。そして、もし、8-10において曲再生の動作が終了したことが検知されると、CPU121は、図2に示す各回路の動作を終了するように8-11で設定した後、8-1に戻る。

【0063】また、8-1において、その他の処理(例えば、ユーザが、音声を入力記憶したり、MIDIデータを入力記憶したりする処理)が指定されると、8-12に進んで、指定された動作を実行する。このときの動作は、ここでは、詳述しないが、DMAC100を中心にバッファ400とオーディオI/O301、302、MIDI I/O303との間のデータ転送、ならびにハードディスク200とバッファ400との間のデータ転送が実行される。

【0064】そして、これらの処理が終了したことが検知されると、8-13から8-14に進み、内部の回路動作の終了設定処理を行う。そして、再び8-1にもどる。

【0065】<音声入出力動作>次に、本実施例の動作のうち、オーディオI/O301、302とバッファ400あるいはハードディスク200との関係についての動作を説明する。図10は、オーディオI/O301、302の動作のフローチャートを示し、図14は、この動作のタイムチャートを示しており、図14(a)がプレイモード、図14(b)がレコードモードを示している。

【0066】まず、図14を用いて、動作の概略を説明する。プレイモードにおいては、ハードディスク200の音声トラックエリアからリングバッファとなっている音声バッファTr1またはTr2(バッファ400の一部)に順次データ転送がなされデータの先読みが行なわれる。そして、この音声バッファからオーディオデータを読み出すべく、毎サンプリングタイムで(厳密に言うと、図14(a)にある通り、サンプリング周期(fs)より前に)、オーディオI/O301、302は、DMA転送要求RQ1、2をDMAC100に対し出力する。そして、DMAC100のCH1、2によって、DMA転送が行なえるようになるとアクノレッジAC

K1、2が返ってきて、実際のデータ転送がバッファ400からオーディオI/O301、302に向けて行なわれる。

【0067】そして、オーディオI/O301、302内のバッファに記憶されたオーディオデータは、サンプリングクロック(fs)に同期して、データがデジタルアナログ変換されて音声出力となる。

【0068】このようにして、音声バッファに対し、ハードディスク200から先読みされて蓄積されたオーディオデータは、順次読み出されサンプリングタイム毎にアナログ信号に変換されて出力される。そして、後述するように、DMAC100のCH4の働きによって、全てのデータが読み出されて音声バッファが空になる前に、ハードディスク200から次のブロックのオーディオデータがデータ転送される。従って、ハードディスク200のアクセス速度はそれ程高くなくても、サンプリング時の音声再生動作は高速で行なえることになる。

【0069】レコードモードにおいては、外部から供給されるアナログステレオ信号をサンプリングクロック(fs)に同期して、アナログデジタル変換してオーディオI/O301、302内のバッファに取込む。そして、DMA転送要求RQ1、2をDMAC100に送り、そのアクノレッジACK1、2の到来に応じてオーディオI/O301、302からそのデータをバッファ400内の音声バッファTr1、Tr2にDMA転送する。

【0070】このようにして、バッファ400内の音声バッファTr1、Tr2には、サンプリング毎に音声データが蓄積されてゆくが、音声バッファが満配になる前に、DMAC100のCH4の働きによって、予め蓄積されたバッファ400内の音声データは、ハードディスク200へブロック転送されることになる。このように、レコードモードにおいても、ハードディスク200のアクセス速度はそれ程高くなくても、音声記録動作は、サンプリングタイムで高速に行なえる。

【0071】この動作は、図10によるフローに従って実行される。このフローチャートは、マイクロプログラム制御によるものであってもよく、ハードロジック制御によるものであってもよく、機能実現手段は、種々選択できる。

【0072】さて、10-1において、CPU121から当該オーディオI/O301、302の指定信号(図2では特に図示せず)がアクティブになっているかどうかジャッジし、YESならば、10-2において、CPU121により動作状態(レコード、プレイ、ストップ等)が設定される。これは、図8の8-7等に応答してなされる。

【0073】そして、10-1において、NOの判断がなされると、10-3において、当該オーディオI/O301、302がレコード状態であるのかプレイ状態で

あるのか判断され、レコード状態であると判断されると、続いて10-3から10-4~10-9の処理へ進み、プレイ状態であると判断されると10-10~10-15に進む。

【0074】まず、レコード状態に設定された場合についての動作を説明する。10-4において、サンプリング時刻となったか否か判断し、サンプリング時刻となるまでこの10-4を繰り返す。尚、このサンプリング時刻の判断は、オーディオI/O301、302の内部に夫々ハードタイマをもってその出力によって行く、あるいは、共通のハードタイマを設けてその出力によって各オーディオI/O301、302が動作するようにしてもよい。また各オーディオI/O301、302において、サンプリング周波数を異ならせてもよい。

【0075】さて、10-4において、YESの判断がなされると、与えられるアナログ音声信号は、10-5において、サンプルホールド(S/H)され、A/D変換される。続いて、10-6において、DMAC100に対して、DMA転送要求RQ1、2をアクティブにして出力する。

【0076】DMAC100は、この要求信号RQ1、2を受け取り、DMA転送を行うべくその回答信号ACK1、2を出力する(その詳細動作は、後述する。)従って、レコード状態であるオーディオI/O301、302は、10-7がYESとなると、11-8に進み、A/D変換して得たデジタル音声データをバス10に出力し、対応するバッファTr1、Tr2へ送る。このようにして、サンプリング周期毎に、外部から与えられるアナログ音声信号をデジタル音声信号に変換してDMA C100にて夫々指定されるバッファのカレントアドレ

【0077】また、11-3において、プレイ状態であると判断されると、11-10に進み、DMAC100に対し、DMA転送要求RQ1、2をアクティブにし、DMAC100からの回答信号ACK1、2の到来を待って(10-11)、バス10上のデジタル音声データを取り込み(10-12)、上記要求RQ1、2をインアクティブにする(10-13)。このときのDMAC100の動作は後述するが、対応するバッファ400

(Tr1、Tr2)のカレントアドレスの内容が以上の操作でオーディオI/O301、302に入力設定されることになる。

【0078】そして、サンプリング時刻となったか否か判断する(10-14)。このサンプリング時刻の到来のチェックは、10-4で述べたと同様に行われる。10-14において、YESとなると10-15に進み、D/A変換、ローパスフィルタリングを実行した上でアナログ音声信号を外部に出力する。

【0079】以上レコード状態の場合と、プレイ状態の場合の一つのサンプリング時刻における動作を説明した

が、10-9、10-15の各処理の後、10-1に戻り、以下同様にして、次々とサンプリング時刻に対する処理を実行する。

【0080】尚、2つのオーディオI/O301、302はともにレコード状態、プレイ状態をとることが出来るほか、一方をレコード状態とし、他方をプレイ状態とすることが出来る。そして、特にこのプレイ状態の動作が、すでに説明した図8のCPU121の曲再生のステップ(8-7~8-11)でオーディオI/O301、302において実行されることとなる。

【0081】<MIDI入出力動作>次に、本実施例の動作のうち、MIDI I/O303とバッファ400あるいはハードディスク200との関係についての動作を説明する。図11は、MIDI I/O303の動作のフローチャートを示し、図15は、この動作のタイムチャートを示しており、図15(a)がプレイモード、図15(b)がレコードモードを示している。

【0082】まず図15を用いて、動作の概略を説明する。プレイモード時には、ハードディスク200のMIDIトラックエリアからMIDIバッファ400に複数回分のMIDIデータを転送しておく。このデータ転送は、DMAC100のCH4による。

【0083】そして、1つのパケットにかかわるMIDIデータのうちインターバル(タイム)データの転送をMIDI I/O303はDMAC100に対し要求する(RQ3の送出)。そのアクノレッジACK3の到来と共にMIDI I/O303にそのデータがバッファ400内のMIDIバッファから供給され、上述した内部タイマにおいて対応する時間間隔を計測開始する。

【0084】その時間経過がMIDI I/O303において判断されると、再びMIDI I/O303は、DMAC100にDMA転送要求RQ3を送出する。そして、MIDIメッセージがバッファ400内のMIDIバッファから転送されてくると、MIDI I/O303は、パラレルシリアル変換を行ない、シリアル信号として外部のMIDI機器にMIDI出力する。この動作を1つのパケットに含まれるメッセージのバイト数分複数回繰返し行なう。そして、それが終了すると次のインターバルデータのDMA転送を要求する。

【0085】このようにして、インターバルデータにて指定される時間の経過毎に、MIDIデータが順次再生されてゆく。そして、MIDIバッファの内容が次々と使用されてゆくことになるが、完全に空になる前にDMAC100のCH4によって、ハードディスク200から次のMIDIデータのブロック転送がなされる。

【0086】レコードモードにおいては、外部からMIDIデータがシリアル形式で到来する。MIDI I/O303においては、新たなMIDIデータの入力によって前回のMIDIデータの入力からの時間経過を計測していたタイマの出力をインターバルデータとしてMIDI

I I/O303からMIDIバッファに転送すべく転送要求RQ3をDMAC100に送る。そして、そのアノレージACK3の到来と共にデータ転送をMIDI I/O303からバッファ400のMIDIバッファに対し実行する。

【0087】そして、MIDI I/O303では、入力されたMIDIデータを内部のシリアルパラレル変換器によって、パラレル信号にした後、DMA転送をMIDI I/O303とバッファ400との間で実行する。このような動作を今回のMIDI入力に係わるバイト数分だけ複数回実行する。

【0088】このようなデータ転送を繰り返してゆくと、バッファ400内のMIDIバッファには、MIDIデータが蓄積されてゆくが、満配になる前に、DMAC100のCH4によって、MIDIバッファからハードディスク200のMIDIトラックエリアにブロック転送されてゆく。

【0089】このような動作によって、MIDIデータについてもハードディスク200のアクセス速度は、それ程高くなくてもリアルタイムの記録再生がバッファ400の機能によって行なえる。

【0090】次に、図11のフローチャートを参照してMIDI I/O303の動作を説明する。この動作は、オーディオI/O301、302と同様に、マイクロプログラム制御によっても、ハードロジック制御によってもよい。尚、オーディオI/O301、302に関連して述べた図10のフローチャートと同様の部分は、説明を省略する。

【0091】レコード時においては、11-4において、MIDI入力の変化があったか否か判断する。YESの判断があると、11-5において、前回のMIDI入力からの時間を計時しているタイマ出力をタイムデータとして発生し、また入力されたMIDIデータを取り込む。

【0092】続いて、11-6、11-7を経由して、11-8において、1単位例えば1バイトのデータ転送をMIDI I/O303からバッファ400のMIDIバッファに転送すべくバス10に出力する。MIDIデータの場合、複数バイトにわたってデータ転送が行われるので、11-9において、今回のMIDI入力について全てのデータ転送の完了が検出されるまで11-6～11-9の動作が繰り返され、それが終了すると11-9から11-1にもどる。

【0093】プレイ時においては、予め転送されているインターバル時間の経過を11-10で検出する。YESの判断がなされると、11-11に進み、11-11で要求信号RQ3をアクティブにし、11-12でMIDIデータをバッファ400からバス10へ送出する。そして11-3で、DMAC100から回答信号ACK3が来て、データを取り込む。これをパラレルシリアル

変換して外部に出力することになるが、MIDIデータは複数バイトにわたるので、11-11～11-13をそのバイト数分繰り返して、出力完了が11-13で検知されてから、次のMIDI出力タイミングを規定するインターバルデータを内部の時計（カウンタ）に設定して（11-14）、11-1にもどる。

【0094】特に、このプレイ状態の動作が、すでに説明した図8のCPU121の曲再生ステップ（8-7～8-11）でMIDI I/O303において実行されることになる。

【0095】<DMAC100の動作>次に、図12を参照してDMAC100の動作を説明する。この図12のフローチャートは、図3のサービスコントローラ108がマイクロプログラム制御で動作しているのを表しているとしてもよく、あるいは、ハードロジックでDMAC100が機能実現しているとしてもよい。

【0096】まず12-1で、CPU121から選択信号（図2では特に図示せず。）が到来しているか否か判断し、YESならば、12-2において、リードRD（読み込み）か、ライトWR（書き込み）のいずれがCPU121から指定されているかを判断し、RDならば、12-3においてバス10を介して与えられるアドレス信号にて指定されるレジスタ104、105の内容をバス10を介して出力して、CPU121がリードできるようにし、逆にWRならば、12-4に進み指定したレジスタ104、105にバス10を介して所望のデータを設定する。この12-4の処理は、CPU121のメインルーチンの8-7等の処理に対応することになる。

【0097】このようなCPU121からのDMAC125に対するアクセスやプログラムが終わると選択信号はインアクティブとされ、12-1から12-5に処理は進むことになる。

【0098】12-5において、各I/O301～303及びHDC201からDMA転送要求が来ているか否か判断し、いずれかから要求RQが来ていると判断したときは、12-6に進みDMAENBを1にし、DMAC100がバス10を専有するようにして、CPU121のアクセスを受け付けなくする。

【0099】続いて、複数の要求については、CH1>CH2>CH3>CH4の優先順位に基づいて、チャンネルを選択する（12-7）。従って、音声トラックTr1、Tr2、MIDIトラックのデータ転送が同時に要求されてもCH1が優先順位が高いため、音声Tr1のDMA転送を先に実行することになる。

【0100】また、後の説明でも明らかになるとおり、CH4の優先順位が最下位なので、ハードディスク200とバッファ400のいずれのエリアかとのデータ転送を行っているとき、各I/O301～303からのデータ転送の要求がくると、後者のデータ転送を先に優先的に行うようになる。

【0101】続いて、選択したチャンネルのカレントアドレス（アドレスレジスタ104の当該チャンネルのカレントアドレスレジスタの内容）をバス10に出力する（12-8）。そして、選択したチャンネルのコントロールレジスタ105の内容を参照し、DMA転送をいずれの方向に行うかを決定し（12-9）、もし、バッファ400の特定のエリアから他の要素（I/O）への転送なら、12-10から12-11に進んで、バッファ400にリード信号RDを与え、逆に他の要素（I/O）からバッファ400への転送ならば、12-12に進み、当該バッファエリアに対してライト信号WRを与える。

【0102】しかる後、回答信号ACKをアクティブにする（12-13）。その結果、バッファ400と各Trとの間のデータ転送が行われる。12-14では、1回のデータ転送が終了したので、上記信号RD、WR、ACKをインアクティブにし、12-15で当該チャンネルのカレントアドレス（図3アドレスレジスタ104内）の内容を+1する。この12-15の動作により、バッファ400に対して新たな音声データまたはMIDIデータが書込まれたり、読み出されたりする都度、アップカウントされることになる。そして、12-15の処理の後、12-1にもどる。

【0103】このようなデータ転送が完了すると12-5から12-16にすすみ、DMA可能信号DMAENBをインアクティブにして、バス10をDMAC100が専有するのを中止し、CPU121からのアクセスを図2の各構成要素が受け付けられるようにする。

【0104】また、DMAC100は、ハードディスク200とバッファ400との間のデータ転送も行う。この場合はCH4のアドレスレジスタ104、コントロールレジスタ105が使用される。この動作は、CPU121のインタラプトルーチン（図9）の実行によって、DMAC100、HDC201に対する設定や制御の後に行われる。

【0105】即ち、図9の9-1～9-4の処理に対応して、DMAC100は、12-3、12-4の処理を実行する。つまり、CPU121は、CH4によって、データ転送するトラックを決定し、そのトラックに対応するバッファのスタートアドレスをCH4のスタートアドレスレジスタ（図3のアドレスレジスタ104内）にセットし、このトラックについての今回のデータ転送数をスタートアドレスとカレントアドレス（前回データ転送をハードディスク200との間で行った後に歩進したアドレス）との差からCPU121は得るとともに、このトラックについてのカレントアドレスをスタートアドレスにコピーする。

【0106】そして、CPU121は、9-5、9-6によってHDC201に対しプログラミングを行って上で、実際の転送要求をHDC201から発生させて、D

MA転送を開始させる。

【0107】DMAC100では、12-5において、HDCから転送要求があることを検知すると、上記同様にして、12-6～12-9を実行した後、バッファ400からハードディスク200方向のデータ転送なのか、ハードディスク200からバッファ400方向へのデータ転送なのかを12-10において判断し、前者ならば、12-11へ、後者ならば12-12へ進んだ後、12-13～12-15の各処理を実行する。このとき1回の転送操作で、例えば1サンプル分のデジタル音声データまたは1単位分のMIDIデータが転送されるので、この動作12-5～12-15をを複数回繰り返してブロック転送を実行する。

【0108】そしてDMA転送が完了すると、要求信号RQが到来しなくなり、12-5から12-16に進みDMA可能信号DMAENBをインアクティブとする。

【0109】このようにして、DMAC100は、動作中のトラックに対するバッファ400の領域とハードディスク200との間のデータ転送を各トラック毎に順番に行うようになり、各トラック毎に、前回のデータ転送（ブロック転送）に続くデータ転送を行うようになる。勿論、再生イベントを変更してゆく際には、予め定められた順番で、それがなされることは、図6等を参照してすでに説明したとおりである。

【0110】図16は、DMAC100のCH4によって、ハードディスク200からバッファ400内のMIDIバッファ、音声バッファTr1、Tr2へ順次データ転送が行われる様子を示している。

【0111】<HDC201の動作>次に図13を参照して、HDC201の動作を説明する。このHDC201は、ハードロジックによっても、マイクロプログラム制御によってもよく、いずれにしても図13の動作フローを機能実現する。

【0112】先ず、CPU121から選択信号（図2では、特に図示せず。）が与えられているか否か判断する（13-1）。これは、CPU121のインタラプトルーチン（図9の9-5、9-6）にて与えられる。NOの場合は、もとに戻るが、YESの場合は、13-2に進み、CPU121からリード信号RDが与えられているか、ライト信号WRが与えられているか判断し、リード時には、13-3でHDC201の内部の指定データ（アドレスレジスタの内容等）をバス10を介してCPU121に出力する。

【0113】またライト信号WRが与えられているときは、13-2から13-4に進み、今回DMAC100のCH4にてDMA転送するバッファ400とハードディスク200とのデータ転送方向を設定し、13-5にてアクセスするハードディスク200のアクセスポイントを設定する。これは、CPU121が、ワークRAM122から得ているトラックのアクセスポイントによる

(図9、9-5)。

【0114】続いて、13-6において、転送データ数(デジタル音声/MIDIデータ数)をHDC201の内部カウンタに設定する。このデータ転送数は、CPU121のインタラプトルーチンのなかの9-6(図9参照)にて得ている。

【0115】このように、13-4~13-6を実行することによって、CPU121の制御のもとで、HDC201はプログラムされ、その後、DMAC100に対し、データ転送の要求をする(13-7)。このことから理解されたとおり、CPU121は、HDC201からインタラプト信号INTを受けると、次のトラックに対応する(つまり音声トラックTr1、Tr2、MIDIトラック、音声トラックTr1、Tr2、・・・の順で)DMA転送の設定制御を、DMAC100に対し実行し、HDC201をプログラムする。その後、CPU121は、HDC201とDMAC100とから離れて、相互のインタラクションで実際のDMA転送を実行させる。

【0116】HDC201は、13-7の次に、13-8に進み、DMAC100から回答信号ACK4を受け取る(図12、12-13参照)まで13-8を繰り返す。

【0117】13-8の判断がYESとなると13-9に進み、DMAC100の動作によって、1サンプルのデジタル音声データまたは1単位量のMIDIデータの転送がなされ、13-6で設定してあった転送カウンタを1だけダウンカウントする(13-10)。続く13-11において、予め設定していた転送データ数分のデータ転送が完了したか上記転送カウンタの内容によってジャッジし、NOならば再び13-8にもどる。従って、DMAC100においては、HDC201が設定したデータ数の転送(ブロック転送)が終了するまで、転送要求RQ4を受け取ることとなり、その要求に従って12-5~12-15の処理(図12)を実行し、それに応答する形でHDC201は、13-8~13-11の処理を繰り返す。

【0118】その転送終了が13-11において判断されると、13-12に進み、HDC201からDMAC100に対するデータ転送の要求RQ4をインアクティブとする。そして、次のトラックに関して、ハードディスク200とバッファ400のいずれかつぎの優先順位のトラックのエリアとのデータ転送を行わせるために、HDC201は、CPU121にインタラプト信号INTを与える(13-13)。これに応答して、CPU121は、インタラプトルーチン(図9)を実行することは、上述したとおりである。

【0119】<変形例>以上、本発明の一実施例について詳述したが、この発明は、これに限られるものではない。即ち、上記実施例では、オーディオ、MIDIの2

つの種類のデータが曲データとして統合されて(曲スケジュールテーブルによる)、ミュージックサプライヤ2から転送されてきて、それを自動演奏装置12内のハードディスク200が記録した後ユーザの指定によって、再生するようにしたが、これ以外の種類のデータ例えば、他の機能、作業等のシーケンスを決定するシーケンサデータや楽譜や歌詞その他各種映像のデータを合わせて転送し、記録再生するようにしてもよい。

【0120】

【発明の効果】請求項1~3及び5の発明によれば、オーディオの再生と、シーケンサによる演奏とを、曲中で複雑に組合わせて行うことが可能となる。請求項4の発明によれば、オーディオデータと、シーケンサデータとを複雑に組合わせて再生できるようにしたデータを外部から転送出来るようにしたことで、自動演奏装置による演奏を豊富化することが可能となる。

【図面の簡単な説明】

【図1】本発明のシステムの全体構成を示す回路図である。

【図2】図1の自動演奏装置の構成図を示す図である。

【図3】図2のDMAC100の構成を示す図である。

【図4】転送される曲データの内容を示す図である。

【図5】転送されてくる曲データの中のイベントアドレステーブルを示す図である。

【図6】転送されてくる曲データの中の複数のイベントの再生状態を示す図である。

【図7】転送されてくる曲データのなかのイベントシーケンススケジュールを示す図である。

【図8】図2のCPUのメインルーチンを示すフローチャートである。

【図9】図2のCPUのインタラプトルーチンを示すフローチャートである。

【図10】図2のオーディオI/Oの動作フローチャートである。

【図11】図2のMIDI I/Oの動作フローチャートである。

【図12】図2のDMACの動作フローチャートである。

【図13】図2のHDCの動作フローチャートである。

【図14】図2のバッファとオーディオI/Oとのデータの授受の状態を示すタイミングチャートである。

【図15】図2のバッファとMIDI I/Oとのデータの授受の状態を示すタイミングチャートである。

【図16】図2のバッファとハードディスクとの間のデータ転送の状態を示すタイミングチャートである。

【符号の説明】

- 1 ミュージックデータレシーバ
- 2 ミュージックデータサプライヤ
- 3 電話網/ISDN網
- 12 自動演奏装置

23

24

100 DMAC (DMAコントローラ)  
 121 CPU  
 122 ワークRAM  
 200 ハードディスク  
 201 HDC (ハードディスクコントローラ)

301 オーディオI/O (入出力インタフェース)  
 302 オーディオI/O (入出力インタフェース)  
 303 MIDI I/O (入出力インタフェース)  
 400 バッファ

【図1】

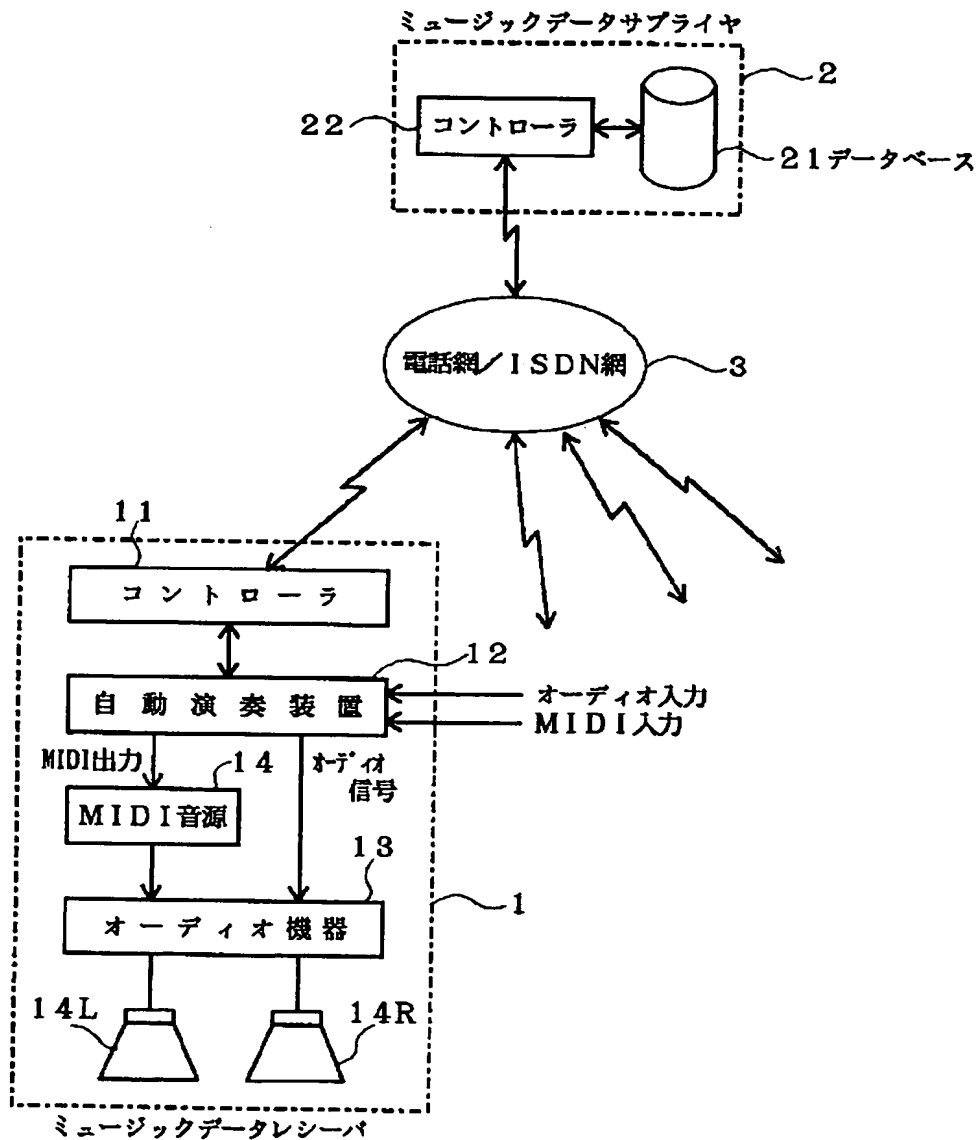


図 1

【図2】

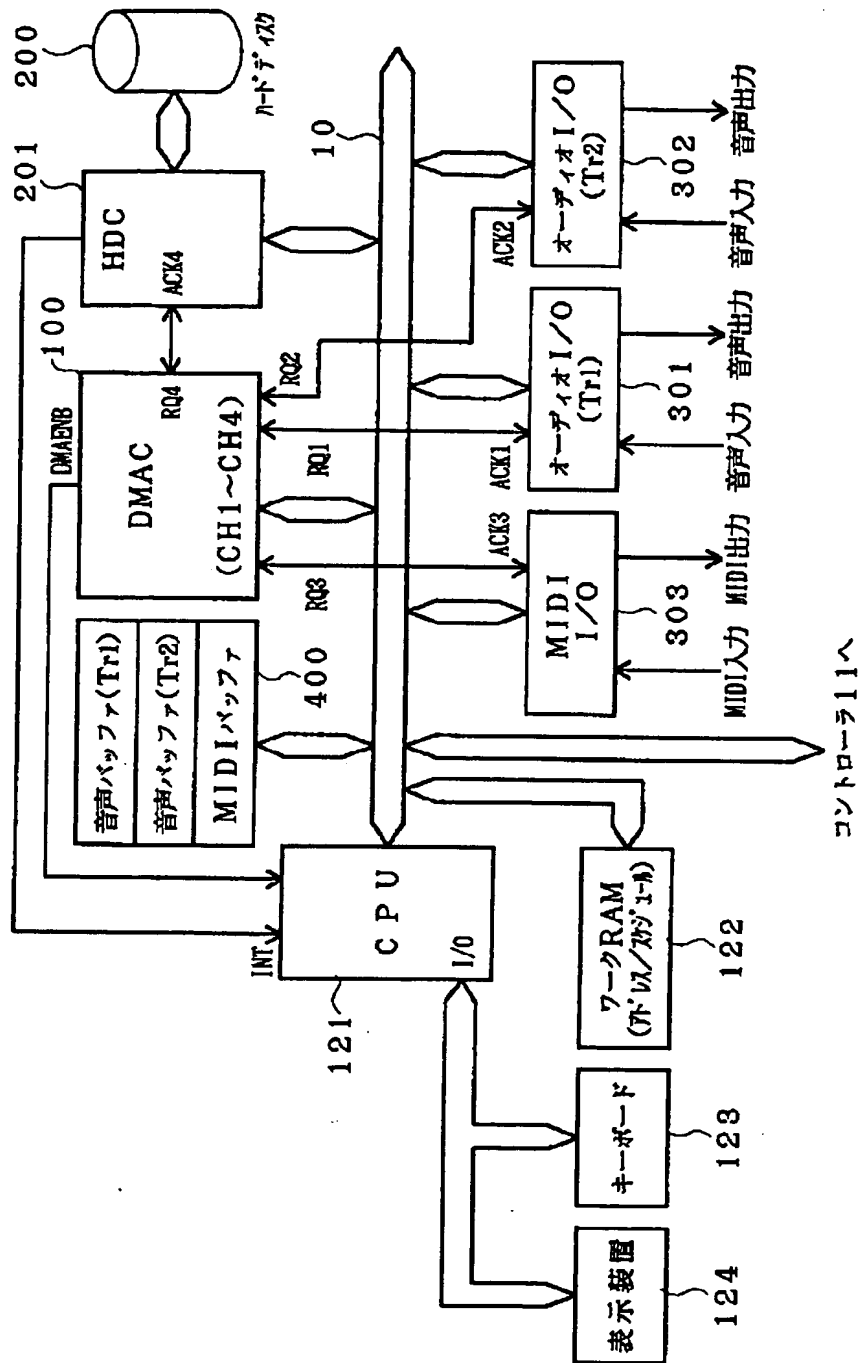


図 2



【図3】

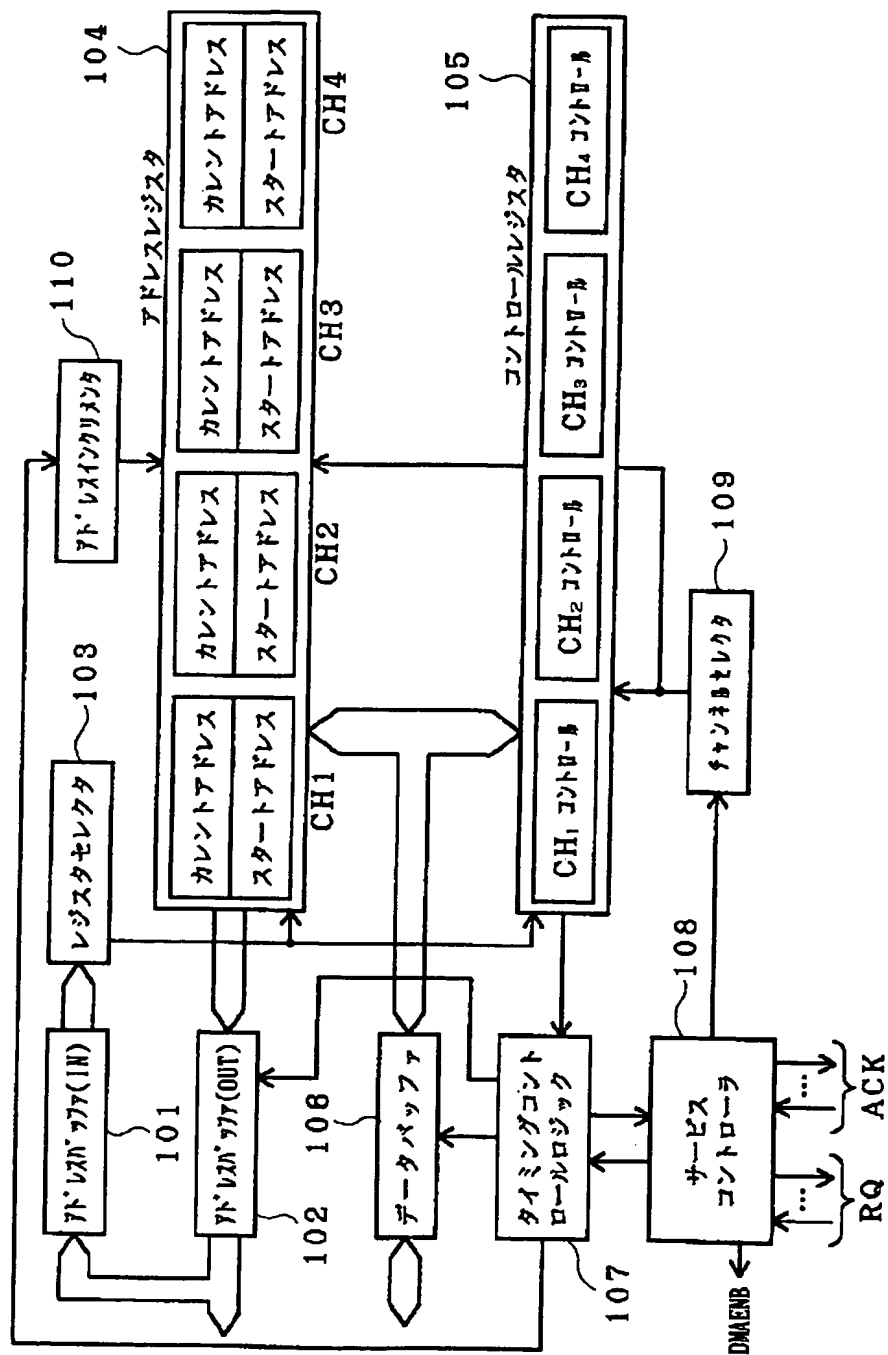


図 3

【図4】

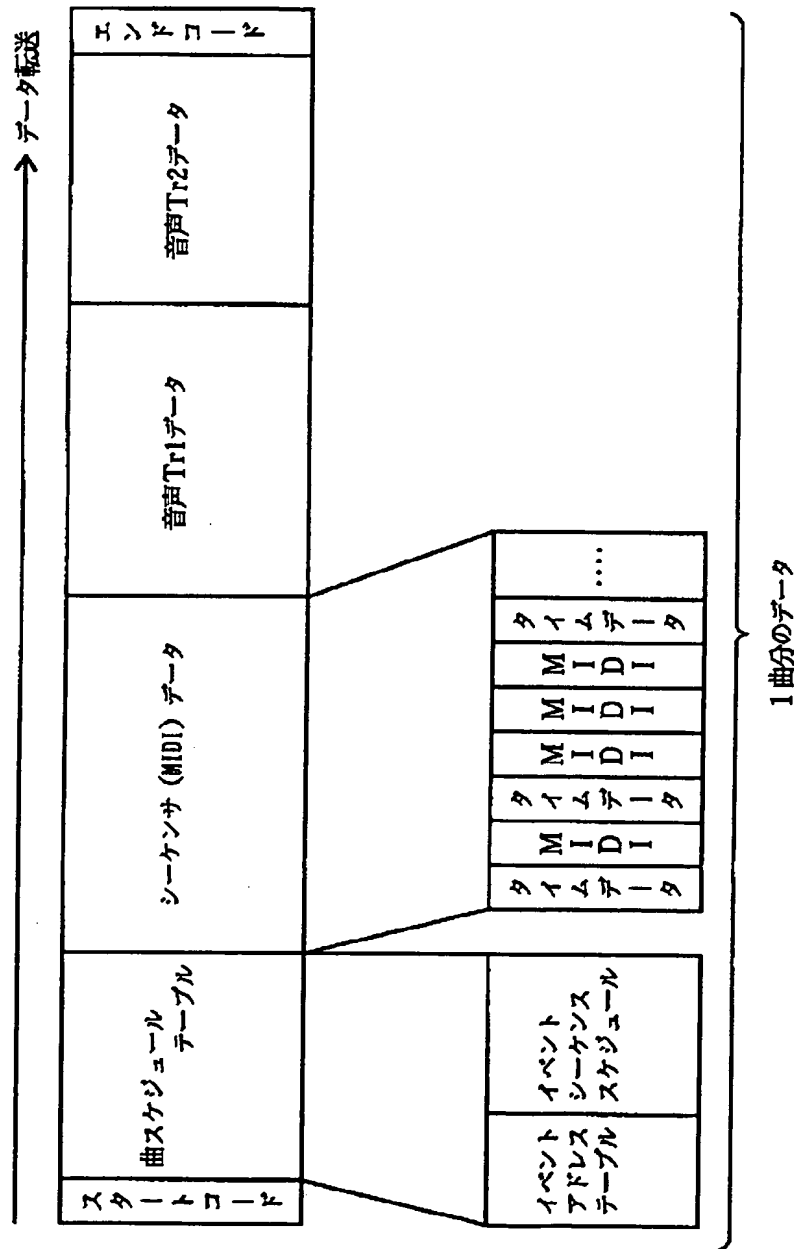


図 4

【図5】

イベントナンバー	相対アドレスデータ (スタート)	相対アドレスデータ (エンド)	
1	Ad0001	Ad0002	MIDIデータ に対するアドレス
2	Ad0003	Ad0004	
3	Ad0005	Ad0006	
4	Ad0007	Ad0008	
5	Ad0009	Ad0010	
6	Ad0011	Ad0012	
⋮	⋮	⋮	
10	Ad0019	Ad0020	音声データ に対するアドレス
11	Ad0021	Ad0022	
12	Ad0023	Ad0024	
⋮	⋮	⋮	
20	Ad0039	Ad0040	
21	Ad0041	Ad0042	
⋮	⋮	⋮	

図 5

【図16】

ハードディスク  
 ↔ バッファ転送 CH4

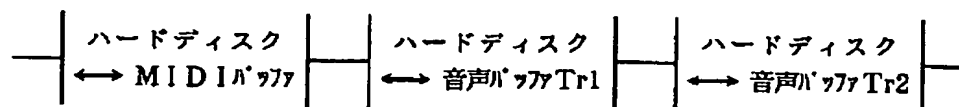


図 16

【図6】

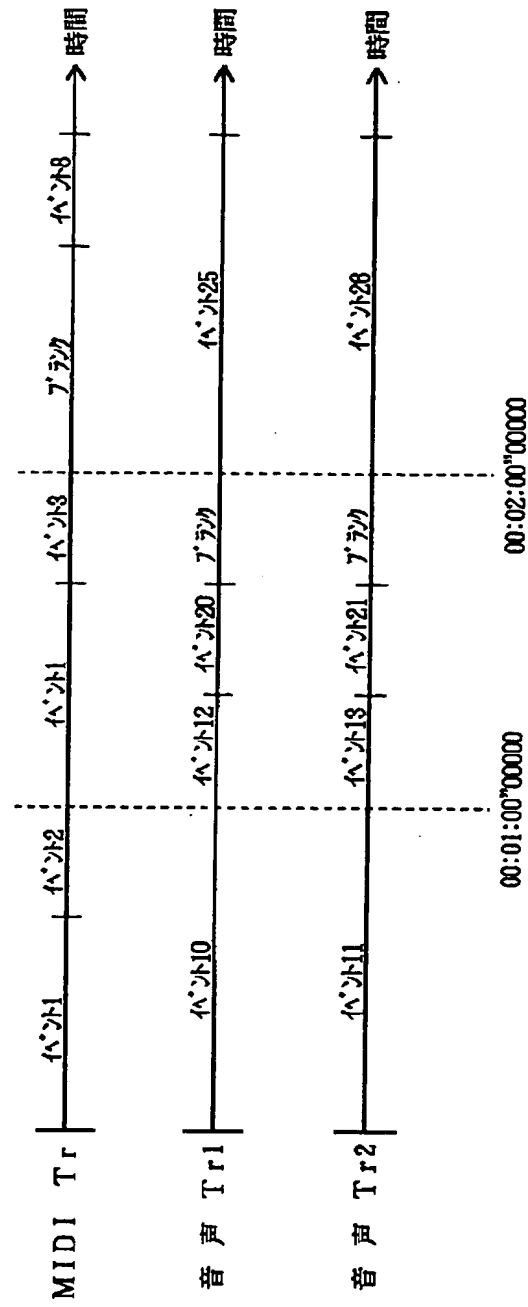


図 6

【図7】

MIDI Tr		音 声 Tr1		音 声 Tr2	
H/M/S/Sample	イベント	H/M/S/Sample	イベント	H/M/S/Sample	イベント
00:00:00"00000	1	00:00:00"00000	1 0	00:00:00"00000	1 1
00:00:40"00000	2	00:01:00"00000	1 2	00:01:00"00000	1 3
00:01:00"00000	1	00:01:20"00000	2 0	00:01:20"00000	2 1
00:01:40"00000	3	00:02:00"00000	2 5	00:02:00"00000	2 6
00:02:25"00000	8		⋮		⋮
	⋮		⋮		⋮

図 7

【図8】

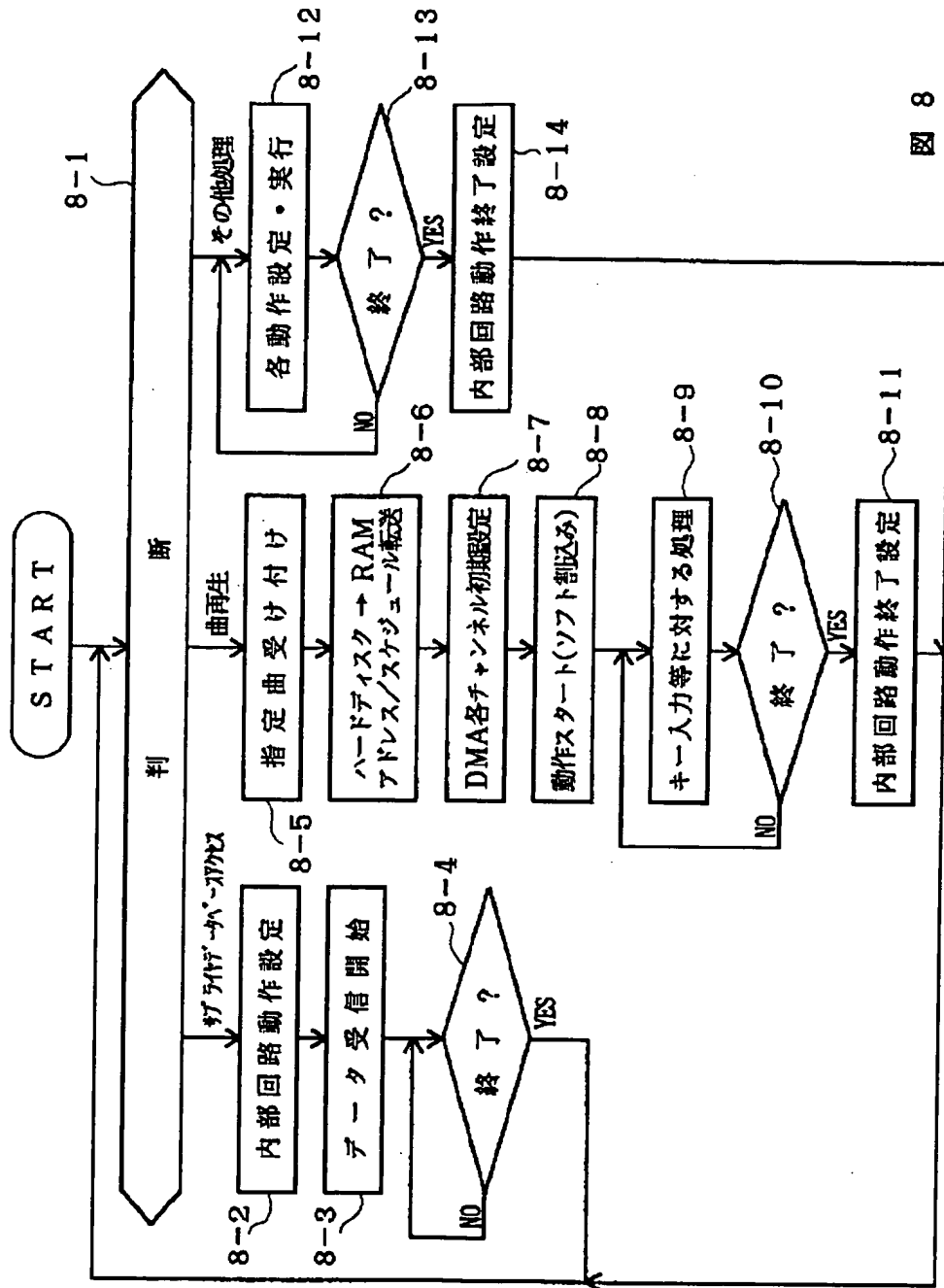
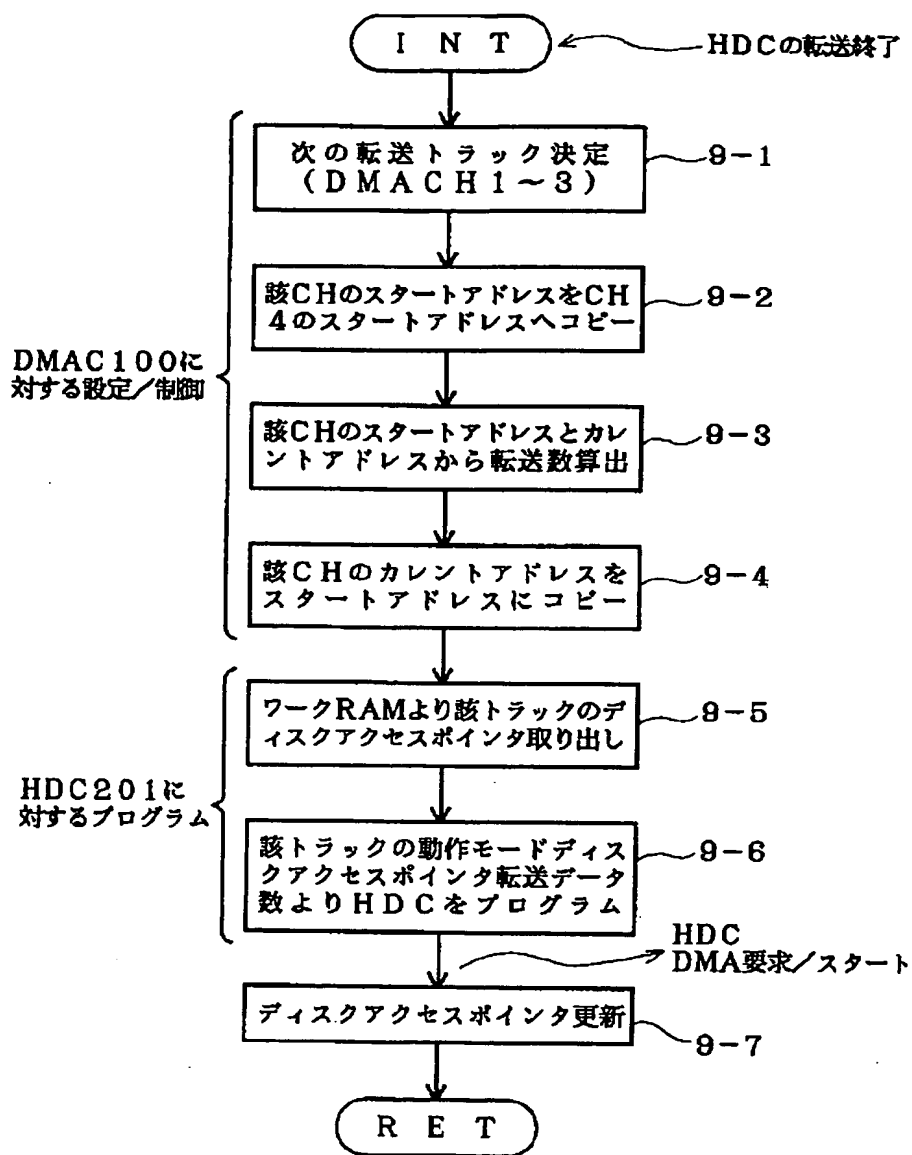


図 8

【図9】



【図10】

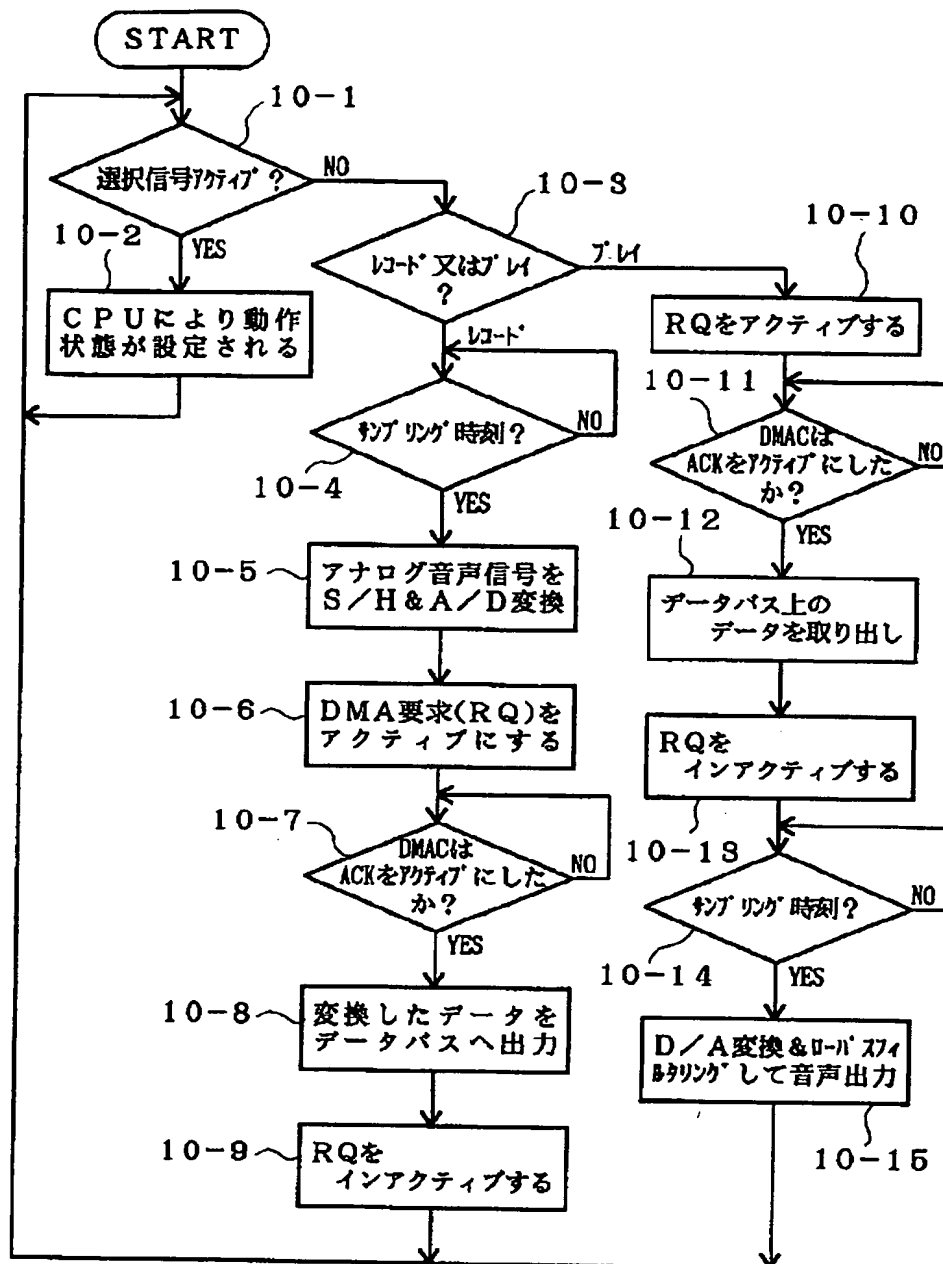


図 10



【図11】

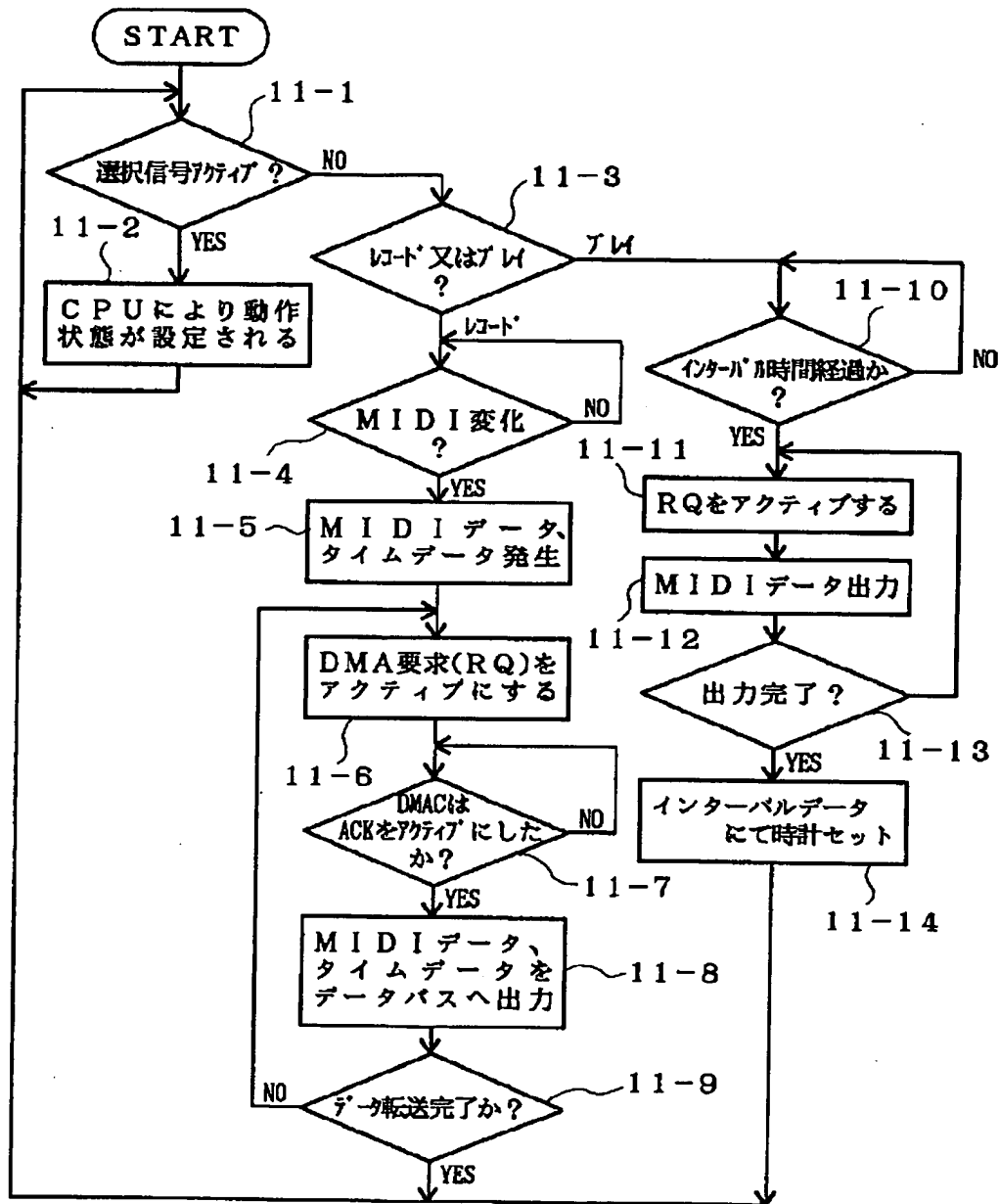


図 11

【図12】

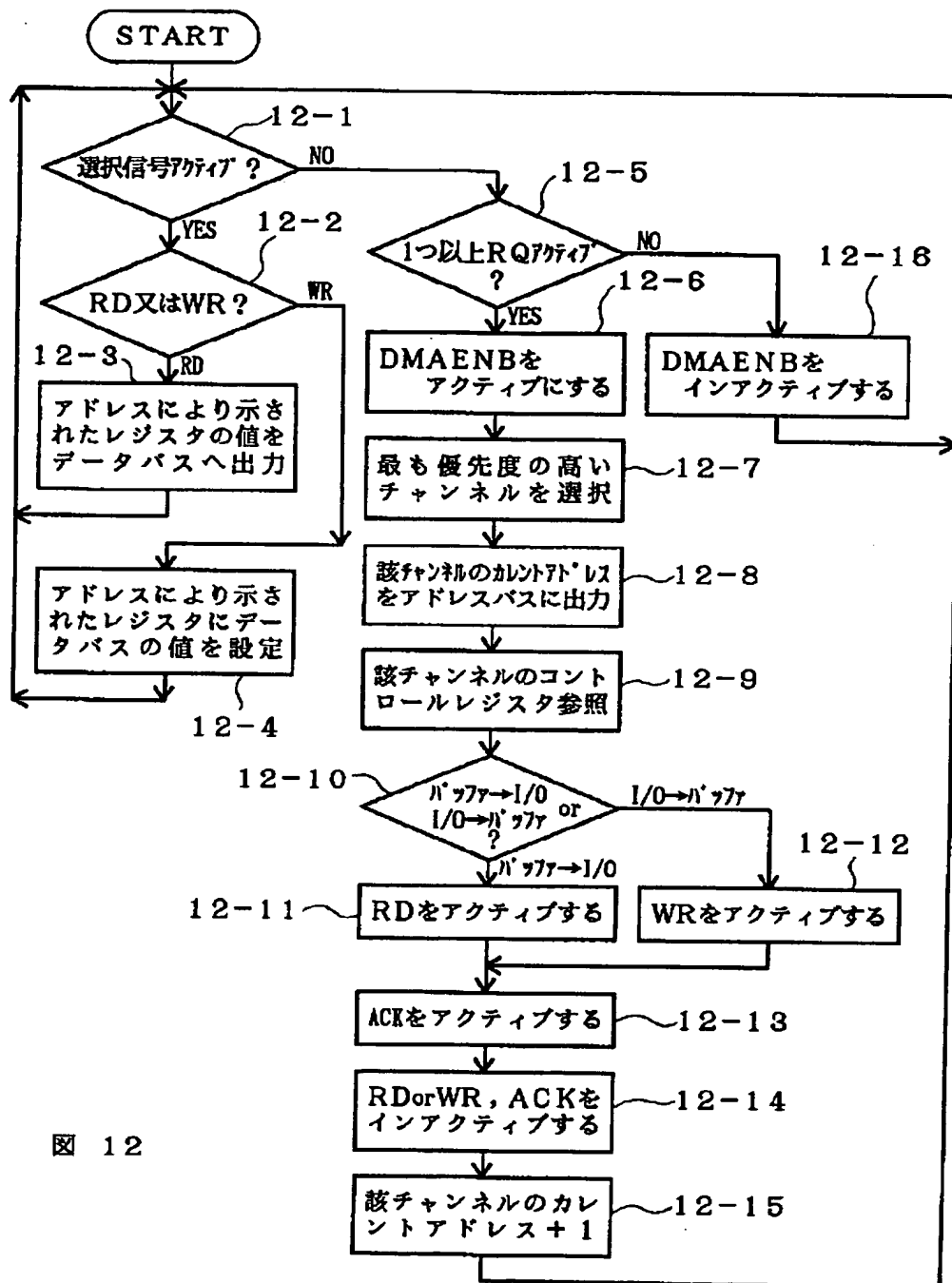


図 12

【図13】

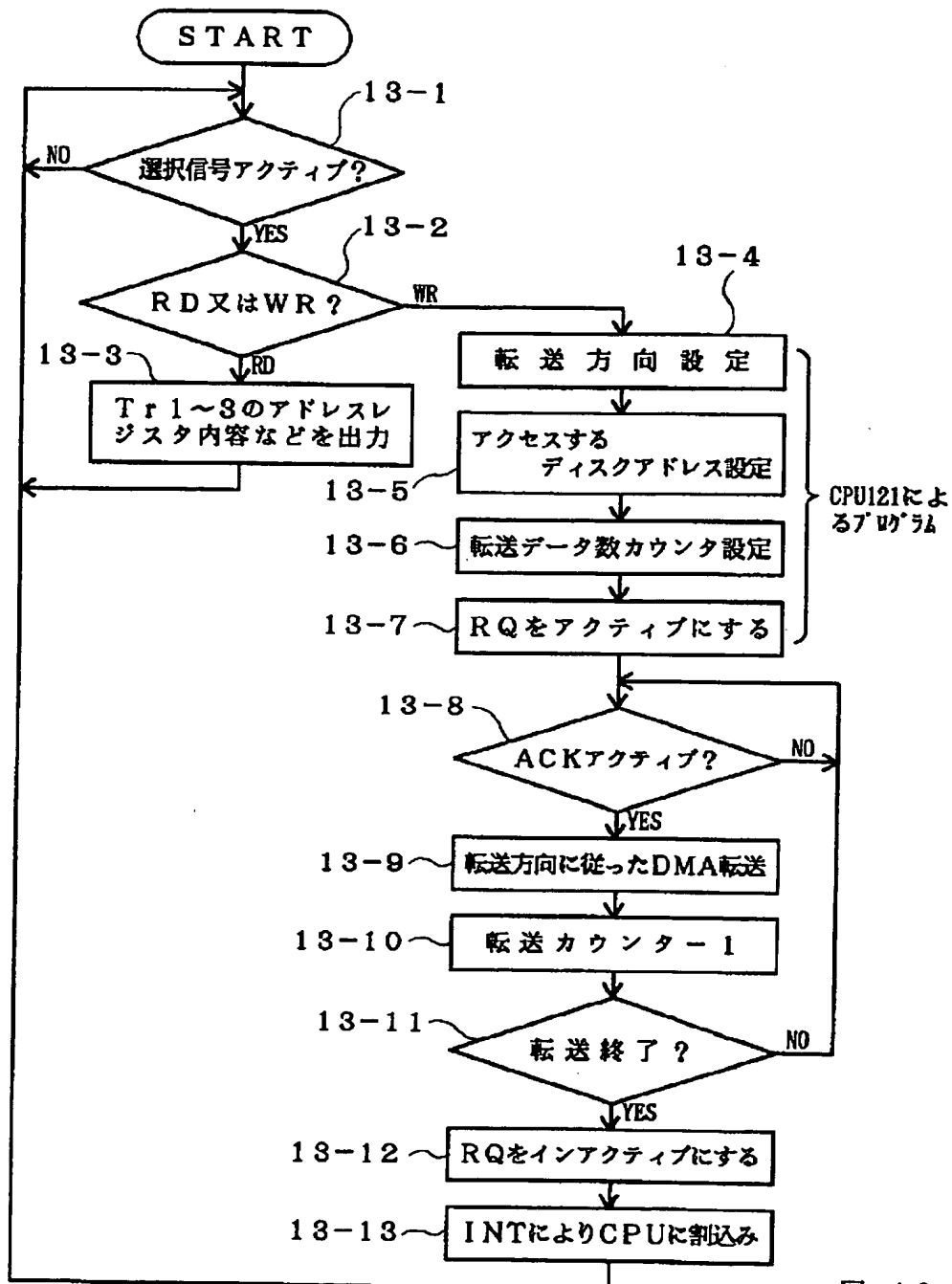
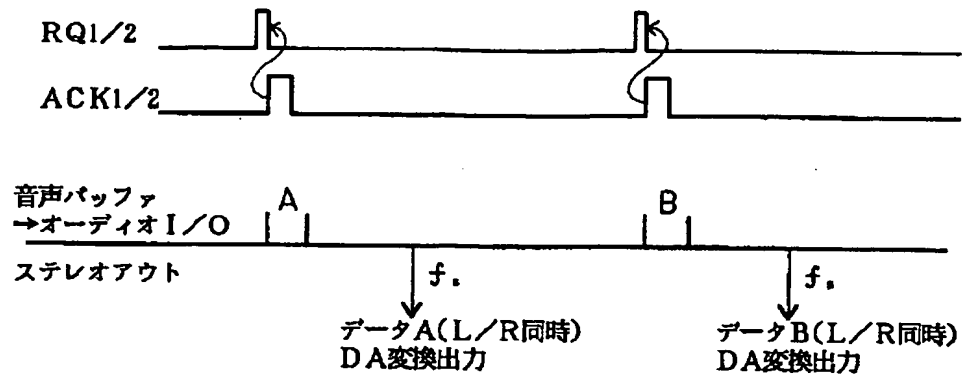


図 13

【図14】

## (a) オーディオプレイモード CH1/CH2



## (b) オーディオレコードモード CH1/CH2

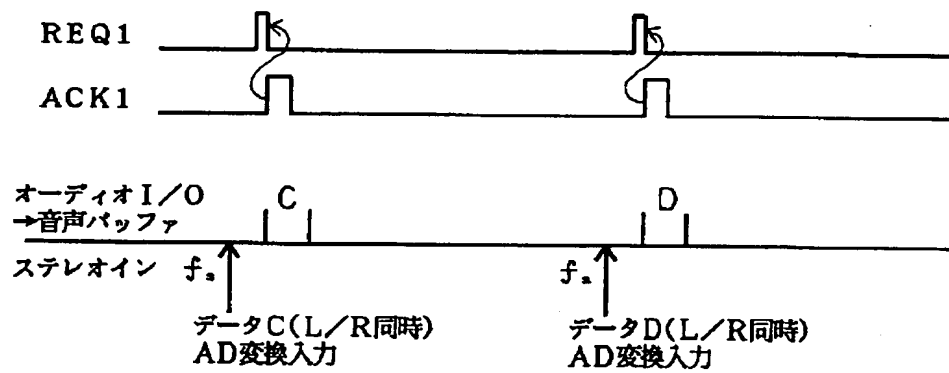
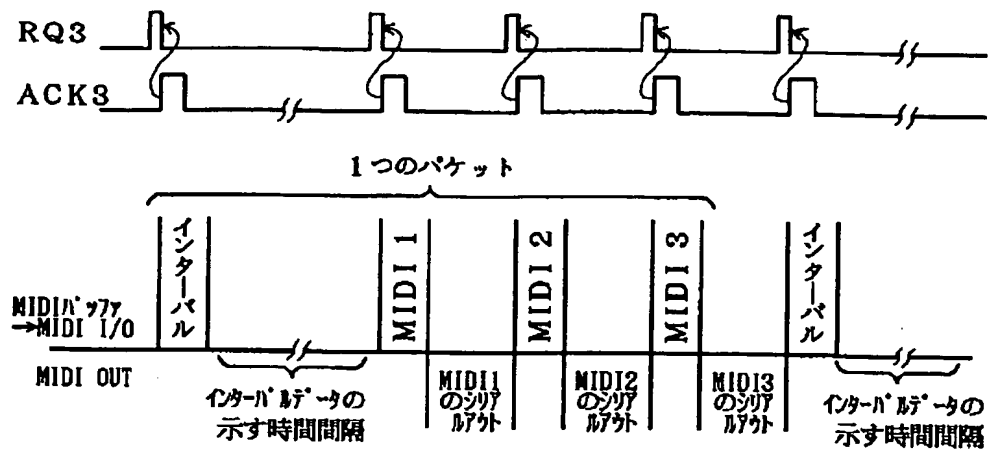


図 14

【図15】

## (a) MIDIプレイモード CH3



## (b) MIDIレコードモード CH3

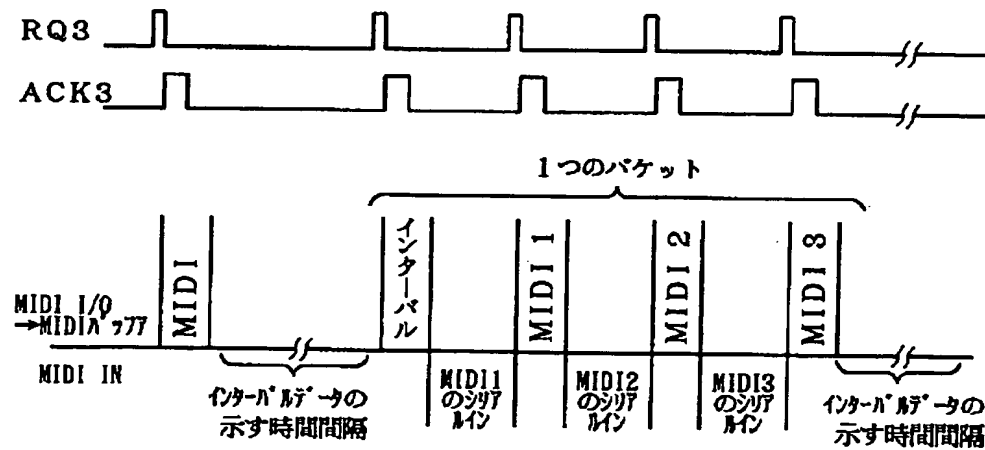


図 15